

Programa de DISEÑO DE CIRCUITOS INTEGRADOS



Código:

Identificación y características de la Actividad Curricular

Carrera/s:	Ingeniería Electrónica		
Plan de Estudios:	2014	Caracter:	Electiva
Bloque/Campo:	Tecnologías Aplicadas	Área:	Dispositivos y Circuitos
Régimen de cursado:	Cuatrimestral		
Cuatrimestre:	9º [ECA]		
Carga horaria:	64 hs / 4 hs semanales	Formato Curricular:	ECE
Escuela:	Ingeniería Electrónica	Departamento:	Electrónica
Docente responsable:	Daniel Alberto Crepaldo		

Programa Sintético

El transistor MOS. Tecnología CMOS: módulos básicos, tecnología y diseño de circuitos integrados CMOS. Ensamblado y encapsulado. Materiales y procesos de fabricación. Diseño de CI CMOS: etapas, reglas, características eléctricas, diseño en el plano (layout), apareamiento de componentes. Verificación del diseño. Modelos de dispositivos. Herramientas de diseño: simuladores, editores de layout, verificador de reglas, extractor de circuitos. Parametrización del diseño. Circuitos CMOS digitales. Puertas y circuitos básicos. Subfamilias CMOS. Elementos parásitos. Retardos. Estimación del consumo. Distribución de señales. Líneas de alimentación y E/S alimentación (pads). Precauciones en el diseño. Introducción diseño de VLSI. FPGA para verificación funcional del diseño.

Asignaturas Relacionadas

Previas: Dispositivos y Circuitos Electrónicos II. Sistemas Digitales II.

Simultáneas Recomendadas:

Posteriores:

Vigencia desde 2018

.....
Firma Profesor

.....
Fecha

.....
Firma Aprob. Escuela

.....
Fecha

Aval del Consejo Asesor en Reunión del 28/02/2018.

Características Generales

Asignatura orientada a desarrollar en el estudiante las competencias necesarias para diseñar circuitos integrados.

Objetivos

Que el estudiante incorpore conocimientos conceptuales, metodológicos y actitudinales para el diseño de circuitos integrados, desarrolle juicio crítico y flexible y se familiarice con las metodologías aplicadas y herramientas utilizadas en el diseño de circuitos integrados.

Contenido Temático

UNIDAD I:

El transistor MOS, el transistor MOS como interruptor. Tecnología CMOS. Módulos básicos CMOS. Tecnología y Diseño de CI CMOS. Introducción a las tecnologías y los procesos de fabricación. Ensamblado y encapsulado, función y tipos de encapsulado. Caracterización de materiales y procesos.

UNIDAD II:

Diseño de CI CMOS. Etapas del diseño. Reglas de diseño. Características eléctricas. Layout. Diseño para matching. Parametrización del proceso de diseño. Distribución de líneas de alimentación y señales. Celdas de entrada o salida.

UNIDAD III:

Herramientas de diseño: simuladores, editores de layout, verificador de reglas, extractor de circuitos. Verificación del diseño. Modelos de dispositivos.

UNIDAD IV:

Circuitos CMOS digitales. Puertas lógicas básicas. Circuitos básicos: latches, biestables, flip-flops, multiplexores/demultiplexores, sumadores, RAM estática/dinámica, comparadores. Subfamilias CMOS. Elementos parásitos. Retardos. Estimación del consumo.

UNIDAD V:

Introducción al diseño de VLSI. Uso de FPGAs para verificación funcional del diseño. Planificación del layout: distribución de señales, líneas de alimentación. Pasivación, celdas de entrada/salida, entrada/salida de señales y alimentación (pads de entrada/salida). Precauciones en el diseño. Protecciones.

Modalidades de enseñanza-aprendizaje

La modalidad se basa en la premisa "se aprende haciendo". Se planifican distintas actividades que se complementan en el cumplimiento de los objetivos: clases expositivas, trabajos prácticos grupales, exposiciones grupales, debates, evaluaciones individuales y grupales.

Para promover la asignatura el estudiante deberá aprobar los trabajos prácticos en los cuales se evaluará asistencia, realización, desenvolvimiento individual y grupal, informe. Aprobar evaluaciones parciales y la evaluación integradora.

Actividades de Formación Práctica

UNIDAD 1: El transistor MOS. CMOS. CI: Tecnologías y fabricación.

Trabajo en grupo. Resolución de problemas (ABP). Estudio de Caso (EC).

UNIDAD 2: Diseño de CI CMOS.

EC. ABP. Trabajo grupal. Exposiciones grupales

UNIDAD 3: Herramientas y etapas de diseño. Modelos.

ABP, EC. Trabajo grupal. Debate

UNIDAD 4: Circuitos CMOS digitales

EC. ABP. Trabajo grupal. Exposiciones grupales.

UNIDAD 5: Introducción al diseño de VLSI.

EC. Exposiciones grupales.

Evaluación

La evaluación se realizará a través de trabajos prácticos (asistencia, realización, desenvolvimiento individual/grupal, informe grupal), evaluaciones parciales y evaluación integradora.

Para promover la asignatura el estudiante deberá aprobar los trabajos prácticos, las evaluaciones parciales y la evaluación integradora

Distribución de la carga horaria

Presenciales

Teoría		28	hs
Práctica	Experimental de laboratorio	8	hs
	Experimental de Campo	-----	hs
	Resolución de Problemas y Ejercicios	22	hs
	Problemas abiertos de ingeniería	----	hs
	Actividades de Proyecto y Diseño	----	hs
	Práctica Profesional Supervisada	-----	hs
	Evaluaciones	6	hs.
	Total	64	hs
Dedicadas por el alumno fuera de clase		64	hs
	Preparación Teórica	34	hs
	Preparación Práctica	20	hs
	Elaboración y redacción de informes, trabajos, presentaciones, etc.	10	hs

Bibliografía básica

- N. Weste, K. Eshraghian Principles of CMOS VLSI Desing, 2nd edition. Addison-Wesley, 1988
- M. I. Schiavon, Fundamentos del diseño de circuitos integrados digitales, UNR Editora. 1997.
- A. Pucknell, K. Eshraghian. Basic VLSI Design. 3nd. Ed Prentice Hall. 1985
- R. Geiger, P. Allen, N. Strader. VLSI design techniques for analog and digital circuits, Mc Graw Hill, 1990
- P. Gray, J. Meyer. Análisis y diseño de CI analógicos, 4ª. Edición. John Wiley & Sons, 2000.
- R. Gregorian, G. Temes. Analog MOS Integrated Circuits for signal processing. Wiley Interscience Pub. 1986.
- Mark N. Horestein. Microelectrónica, circuitos y dispositivos. 2ª. Edición. Prentice Hall, 1997.

Bibliografía complementaria

- T. Lee. The design of CMOS radio frequency integrated circuits. Cambridge University Press. 2003.
- R. Schauman, M. S. Ghauri, K. R. Laker. Design of analog filters, passive, active RC and switched capacitor, Prentice Hall, 1990.

Recursos web y otros recursos

- Página web Laboratorio de Microelectrónica: www.fceia.unr.edu.ar/microelectrónica.
- PCs. Cañon de proyección. Placas de desarrollo FPGAs.

Cronograma de actividades

SEMANA	UNIDAD	TEMAS	ACTIVIDAD
1	1	Introducción a la asignatura y a la modalidad de cursado. Transistor MOS, transistor MOS como interruptor. Tecnología CMOS. Módulos básicos CMOS.	Clase expositiva.
2	1	Tecnología y Diseño de CI CMOS. Introducción a las tecnologías y los procesos de fabricación. Ensamblado y encapsulado, función y tipos de encapsulado. Caracterización de materiales y procesos.	Clase expositiva. Debate
3	2	Diseño CI CMOS. Etapas diseño. Reglas diseño. Características eléctricas. Layout.	Clase expositiva. Trabajo grupal EC
4	2	Diseño para matching. Parametrización proceso de diseño. Distribución de líneas de alimentación y señales. Celdas de entrada o salida.	Clase expositiva.
	3	Introducción al software de apoyo al diseño.	Clase expositiva.
5	3	Introducción al software de apoyo al diseño.	Clase expositiva.
		TP reglas de diseño	Trabajo en Grupo
5	3	Verificación del diseño. Modelos de dispositivos. Simuladores eléctricos.	Clase expositiva.
	3	TP reglas de diseño	Trabajo en Grupo
6	4	Circuitos CMOS digitales. Puertas lógicas básicas.	Clase expositiva.
		TP compuertas básicas.	Trabajo en grupo
7	4	Circuitos básicos: latches, biestables, flip-flops, multiplexores/demultiplexores, sumadores, RAM estática/dinámica, comparadores.	Clase expositiva
		TP circuitos básicos.	Trabajo grupal
8	4	Subfamilias CMOS. Elementos parásitos. Retardos. Estimación del consumo.	
	1-2-3	Evaluación parcial (unidades 1-2-3)	
10	5	Introducción al diseño de VLSI. Uso de FPGAs para verificación funcional del diseño. Planificación del layout.	Clase expositiva.
	4-5	TP planificación layout.	Trabajo grupal
11	5	Pasivación. Celdas E/S. Entrada/salida de señales y alimentación (pads E/S). Precauciones en el diseño. Protecciones.	Clase expositiva.
		TP diseño.	Trabajo grupal
12	4	TP diseño	Trabajo grupal
13	4	TP diseño	Trabajo grupal
14	5	TP diseño	Trabajo grupal
15	4-5	EC. Exposiciones grupales.	Debate
16	1-2-3-4-5	Coloquio Globalizador.	